

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-333654

(43)Date of publication of application : 22.12.1995

(51)Int.Cl.

G02F 1/136  
G09G 3/36

(21)Application number : 06-152710

(71)Applicant : SONY CORP

(22)Date of filing : 10.06.1994

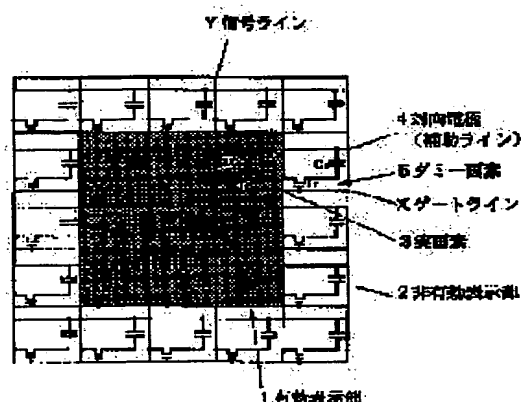
(72)Inventor : NAKAYAMA YOSHIKO  
MAEKAWA TOSHIICHI

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

PURPOSE: To prevent a liq. crystal included in dummy pixels from being impressed with DC component.

CONSTITUTION: This active type liq. crystal display device has a panel structure provided with a driving substrate, a counter substrate and liq. crystal held between them, an effective display part 1 visible from an outside when it is seen planarily and a circumferential non-effective display part 2 masked from the outside. The driving substrate is provided with gate lines X of row shapes and signal lines Y of column shapes over the effective display part 1 and the non-effective display part 2 and defines pixel area at each intersecting part between them. A pixel electrode and a thin film transistor Tr driving the pixel is formed in an individual pixel area belonging to the effective display part 1 to constitute a real pixel 3 contributing to a display. Besides, a thin film transistor Tr is formed in a state where a pixel electrode is lacked in an individual pixel area belonging to the non-effective display part 2 to constitute a dummy pixel 5 which does not contribute to the display.



## LEGAL STATUS

[Date of request for examination]

22.05.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3246194

[Date of registration]

02.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] It has the panel structure equipped with a drive substrate, an opposite substrate, and the liquid crystal held among both. It is the active matrix liquid crystal display which has the effective display which can be checked by looking from the exterior, and the un-effective display of the circumference which it shielded from the outside. While said drive substrate is equipped with the gate line and the serial signal line of behavior over both an effective display and an un-effective display and specifies a pixel field to each intersection of both. While the real pixel which a pixel electrode and the active element which drives this are formed in each pixel field belonging to an effective display, and contributes to a display is constituted. The active matrix liquid crystal display characterized by constituting the dummy

pixel which an active element is formed in each pixel field belonging to an un-effective display where a pixel electrode is lacked, and does not contribute to a display.

[Claim 2] It is the active matrix liquid crystal display according to claim 1 characterized by connecting a gate electrode to a gate line in a dummy pixel while consist of a thin film transistor which said active element equipped with the gate electrode and source electrode and drain electrode, a gate electrode is connected to a gate line in a real pixel, a source electrode is connected to a signal line and a drain electrode is connected to a pixel electrode, and connecting a source electrode to a signal line, and a drain electrode being in an opening condition.

[Claim 3] It is the active matrix liquid crystal display according to claim 1 which said un-effective display is prepared in the four-directions 4 direction so that the effective display located in the center may be surrounded, and is characterized by a dummy pixel having the function to protect an internal real pixel from external electrostatic stress at least.

[Claim 4] It is the active matrix liquid crystal display according to claim 1 which said un-effective display is prepared in the right-and-left both sides of an effective display at least, and is characterized by a dummy pixel having the function to prevent ununiformity-ization of actuation of a

real pixel at least.

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the liquid crystal display of a active-matrix mold. It is related with the structure of a dummy pixel which was established in more detail in addition to the real pixel which contributes to a display.

[0002]

[Description of the Prior Art] With reference to drawing 8, the configuration of the conventional active matrix liquid crystal display is explained briefly. This type of display has the panel structure equipped with a drive substrate, an opposite substrate, and the liquid crystal held among both. Panel structure was seen superficially and divided into the effective display 101 of the center which can be checked by looking from the exterior, and the un-effective display 102 of the circumference which it shielded from the outside. In order to make an understanding easy by a diagram, half tone dot meshing is thinly attached to the effective display 101. The drive substrate is equipped with the gate line X of behavior, and seriate signal-line Y over both the effective display 101 and the un-effective display 102, and specifies a pixel field to each intersection of both. By

a diagram, typically, nine pixel fields are included in the effective display 101, and 16 pixel fields are included in the un-effective display 102. A pixel electrode and the active element which drives this are formed in each pixel field belonging to the effective display 101, and the real pixel 103 which contributes to a display is constituted. An active element consists of a thin film transistor Tr in this example. Minute liquid crystal cell LC is prepared between a pixel electrode and the counterelectrode 104 formed in the opposite substrate side. Retention volume Cs is formed in this liquid crystal cell LC and juxtaposition.

[0003] A pixel electrode and an active element are formed also like each pixel field belonging to the un-effective display 102, and the dummy pixel 105 which does not contribute to a display is constituted. The dummy pixel 105 has the same configuration as the real pixel 103; and is equipped with thin film transistor Tr, liquid crystal cell LC, and retention volume Cs so that it may illustrate. Generally in the appearance understood from the above explanation, the total number of pixels differs from the number of effective pixels (the number of real pixels) in an active matrix liquid crystal display. That is, the pixel which is not displayed around an effective display exists and is called the dummy pixel to the appearance mentioned above. The cure against a damage is first mentioned

as a role of this dummy pixel. In an active matrix liquid crystal indicating equipment, active elements, such as a thin film transistor, are prepared in each pixel field, closing motion control of this is carried out, and a liquid crystal cell is driven. That is, since active elements, such as a thin film transistor, exist, only the number of the pixel which amounts to hundreds of thousands of millions of pieces in fact is very difficult for creating the nil liquid crystal display which is a defective pixel on a process. As a cause of a defective pixel, the thin film transistor failure by the damage or noise on static electricity or a process is cited, and defects are occurring frequently in the circumference part of panel structure especially. Then, a dummy pixel is prepared around an effective display, the static electricity stress from the outside etc. is absorbed, and the measures which do not make a defective pixel inside are taken.

[0004] The dummy pixel is adopted also as a cure against the improvement in image quality. A signal line originates in the charge and discharge of a thin film transistor, and may receive coupling, and a potential shake produces it. Since this potential shake is not the homogeneity in a 1 level period, image quality will worsen. For example, by the approach of carrying out a sequential shift, while choosing two or more signal lines as coincidence, a band-like defect occurs in

the direction trailer of a horizontal scanning of a screen. Overlapping of a sampling pulse is canceled by the termination side of a horizontal scanning, and this band-like defect originates in drive conditions differing from other normal parts. Then, in order to equalize the potential shake of the signal line resulting from the charge and discharge current of a thin film transistor, some dummy pixels are made to drive further by the direction trailer of a horizontal scanning, and improvement in image quality is aimed at.

[0005]

[Problem(s) to be Solved by the Invention] As shown in drawing 9, accumulation formation of the real pixel 103 is carried out at the central effective display 101, and accumulation formation of the dummy pixel 105 is carried out at the surrounding un-effective display 102. Conventionally, the real pixel 103 and the dummy pixel 105 have the same configuration, and contain the active element and the pixel electrode. In addition, it shields from the outside the dummy pixel 105 contained in the un-effective display 102 with the black mask etc. All the electrostatic damages added from the outside were absorbed by the surrounding dummy pixel 105, and have prevented failure of the internal real pixel 103. However, the defective pixel 106 produced in the un-effective display 102 will be in a condition with the

unstable pixel potential, and DC component will be impressed to a liquid crystal cell. Thereby, liquid crystal receives a damage in many cases. When DC component etc. is continuously impressed to liquid crystal, the actual condition is that the damage part 107 may be expanded on the outskirts across the field of the defective pixel 106, may invade into the effective display 101, and has spoiled image quality.

[0006] The technical problem which should solve others with reference to drawing 10 is explained. It is used also in order to control the band-like [ which was mentioned above ] defect to which a dummy pixel originates in the potential shake of a signal line like, and the example is shown in drawing 10. That is, the left-hand side un-effective display 202 and the right-hand side un-effective display 203 were formed in the both ends of the central effective display 201, and the dummy pixel is arranged, respectively. In this example, the liquid crystal display has the configuration in which right-and-left inverse video is possible, and since a horizontal scanning is performed in right-and-left both directions, the un-effective display 202, 203 has been formed in the both sides of the central effective display 201. In a normal rotation display, a horizontal scanning is performed toward right-hand side from left-hand side, and an actual operating range contains the right-hand

side un-effective display 203 from the central effective display 201 so that it may illustrate. Since a dummy pixel is located in the trailer of a left horizontal scanning, the band-like defect which had become a problem conventionally is removable. However, since the left-hand side un-effective display 202 is removed from operating range, pixel potential becomes unstable. Thereby, turbulence and the damage section 204 are expanded on the outskirts by the orientation of liquid crystal etc., and the technical problem that it invades even into the central effective display 201 occurs.

[0007] Drawing 11 expresses the case where right-and-left inverse video is carried out to drawing 10 and reverse. At this time, a horizontal scanning is performed toward left-hand side from right-hand side, the central effective display 201 and the left-hand side un-effective display 202 are contained in operating range, and the right-hand side un-effective display 203 is removed from operating range. Therefore, it will be in an unstable condition, and the turbulence damage section 204 invades into the central effective display 201, and the orientation of liquid crystal etc. spoils image quality also for the dummy pixel contained in the right-hand side un-effective display 203.

[0008]

[Means for Solving the Problem] This invention aims at preventing the damage

of the liquid crystal accompanying failure or a temporary halt of operation of a dummy pixel in view of the technical problem of a Prior art mentioned above. The following means were provided in order to attain this purpose. That is, the active matrix liquid crystal display concerning this invention has the panel structure equipped with a drive substrate, an opposite substrate, and the liquid crystal held among both as a fundamental configuration, and has the effective display which can be checked by looking from the exterior, and the un-effective display of the circumference which it shielded from the outside. Said drive substrate is equipped with the gate line and the seriate signal line of behavior over both an effective display and an un-effective display, and specifies a pixel field to each intersection of both. While the real pixel which a pixel electrode and the active element which drives this are formed in each pixel field belonging to an effective display as a description matter of this invention, and contributes to a display is constituted, the dummy pixel which an active element is formed in each pixel field belonging to an un-effective display where a pixel electrode is lacked, and does not contribute to a display is constituted.

[0009] Said active element consists of a thin film transistor equipped with the gate electrode, the source electrode, and the drain electrode in materialized

invention. In the active element included in the real pixel, a gate electrode is connected to a gate line, a source electrode is connected to a signal line, and a drain electrode is connected to a pixel electrode. On the other hand, in the active element included in the dummy pixel, a gate electrode is connected to a gate line, a source electrode is connected to a signal line, and a drain electrode is in an opening condition. Preferably, said un-effective display is prepared in the four-directions 4 direction so that the effective display located in the center may be surrounded. The dummy pixel prepared in this un-effective display has the function to protect an internal real pixel from external electrostatic stress at least. Or said un-effective display is prepared in the right-and-left both sides of an effective display at least. The dummy pixel prepared in this un-effective display has the function to prevent ununiformity-ization of actuation of a real pixel at least.

[0010]

[Function] While a pixel electrode and the active element which drives this are formed in a real pixel according to this invention, only an active element is formed in a dummy pixel where a pixel electrode is lacked. Since an active element is contained in a dummy pixel, it is possible to absorb the electrostatic stress added from the outside, and the electrostatic discharge of the active

element included in the internal real pixel can be beforehand prevented instead of itself breaking down. Moreover, like a real pixel, since it can drive, when located in the trailer of the direction of a horizontal scanning, it can contribute to equalization of the operating condition of a real pixel. That is, it functions as a load equivalent to a real pixel. However, the pixel electrode is lacked while it has an active element. Therefore, when the active element of a dummy pixel breaks down in response to an electrostatic damage etc., there is no \*\*\*\* which DC component etc. impresses to liquid crystal, and image quality is not disturbed. Moreover, since the pixel electrode is lacked even when a dummy pixel sets to a idle state of operation according to drive conditions etc., there is no \*\*\*\* which DC component etc. is not impressed to liquid crystal, but spoils image quality.

[0011]

[Example] With reference to a drawing, the suitable example of this invention is explained to a detail below. Drawing 1 is the typical top view showing the first example of the active matrix liquid crystal display concerning this invention. This display has the panel structure equipped with a drive substrate, an opposite substrate, and the liquid crystal held among both, sees superficially and has the effective display 1 which can be checked by looking from the exterior, and the un-effective display 2 of the

circumference which the black mask etc. shielded from the exterior. The drive substrate was equipped with the gate line X of behavior, and seriate signal-line Y over both the effective display 1 and the un-effective display 2, and has specified the pixel field to each intersection of both. In this typical example, in order to distinguish from 16 pixel fields which nine pixel fields are included in the effective display 1, and are included in the un-effective display 2, half tone dot meshing is attached.

[0012] A pixel electrode and the active element which drives this are formed in each pixel field belonging to the effective display 1, and the real pixel 3 which contributes to a display is constituted. An active element consists of a thin film transistor Tr equipped with the gate electrode, the source electrode, and the drain electrode in this example. Moreover, a pixel electrode holds liquid crystal between the counterelectrodes 4 formed on the opposite substrate, and constitutes minute liquid crystal cell LC in it. In addition, retention volume Cs is formed in liquid crystal cell LC and juxtaposition in this example. The gate electrode of a thin film transistor Tr is connected to the gate line X, a source electrode is connected to signal-line Y, and a drain electrode is connected to a pixel electrode. A drain electrode is further connected to one electrode of retention volume Cs. The electrode of another side of retention



volume Cs is connected with a counterelectrode 4 in auxiliary Rhine held at this potential. On the equal circuit of illustration, a counterelectrode 4 and auxiliary Rhine are typically expressed with the same line. however, the thing by which this invention is restricted to this -- it is not -- the electrode of another side of retention volume Cs -- auxiliary Rhine of dedication -- or you may make it connect with the gate line of the preceding paragraph

[0013] On the other hand, where a pixel electrode is lacked, an active element is formed in each pixel field belonging to the un-effective display 2, and the dummy pixel 5 which does not contribute to a display is constituted. Except for the pixel electrode, it is the same configuration as a real pixel, and, specifically, has a thin film transistor Tr and retention volume Cs. Since a pixel electrode is lacked, it differs from the real pixel 3 in that minute liquid crystal cell LC does not exist. However, the thin film transistor Tr included in the dummy pixel 5 is driven like the thin film transistor Tr included in the real pixel 3. That is, a gate electrode is connected to the gate line X, a source electrode is connected to signal-line Y, and the thin film transistor Tr of a dummy pixel has only a drain electrode in an opening condition.

[0014] In this example, the un-effective

display 2 is formed in the four-directions 4 direction so that the effective display 1 located in the center may be surrounded, and the dummy pixel 5 has the function to protect the internal real pixel 3 from external electrostatic stress at least.

[0015] Drawing 2 expresses the typical cross-section structure of one real pixel 3. It has the panel structure where liquid crystal 8 was held between the lower drive substrate 6 and the upper opposite substrate 7 so that it may illustrate. The counterelectrode 4 is extensively formed in the internal surface of the opposite substrate 7. On the other hand, a thin film transistor Tr and retention volume Cs are formed in the internal surface of the drive substrate 6. The thin film transistor Tr makes the component field the semi-conductor thin film 9 which consists of polycrystalline silicon etc., and patterning formation of the gate electrode G is carried out through gate dielectric film 10 at the predetermined configuration on it. In addition, the gate electrode G is connected to the gate line X (not shown). Moreover, on the semi-conductor thin film 9, the additional electrode 11 is also formed through gate dielectric film 10, and the retention volume Cs mentioned above is constituted. In addition, the additional electrode 11 is connected to auxiliary Rhine (not shown). The thin film transistor Tr and retention volume Cs which have this configuration are covered

with the insulator layer 12 between the first passes. On it, patterning formation of the signal-line Y is carried out, and it has connected with the source field S of a thin film transistor Tr through a contact hole. The front face of signal-line Y is covered with the second interlayer insulation film 13, and patterning formation of the pixel electrode 14 is carried out on it. The pixel electrode 14 consists of transference electric conduction film, such as ITO, and is carrying out electrical connection to the drain field D of a thin film transistor Tr through the contact hole. Detailed liquid crystal cell LC mentioned above with the liquid crystal 8 held between the pixel electrode 14 and the counterelectrode 4 is formed.

[0016] Drawing 3 is a wave form chart with which explanation of the active matrix liquid crystal display shown in drawing 1 of operation is presented. This display has adopted the field reversal drive. That is, the polarity has reversed the video signal supplied from the outside in every 1 field (1F), and the polarity has also reversed the potential of the signal line which sampled this focusing on the counterelectrode potential Vcom to every 1F. The video signal by which the gate pulse was impressed to the gate line Y at every 1F synchronizing with this, closing motion control of the thin film transistor Tr which is an active element was carried out, and the sampling hold was carried

out at the signal line is written in a pixel electrode. Therefore, as long as an active element operates normally, as for the potential (henceforth pixel potential) impressed to the liquid crystal cell of a real pixel, a polarity switches to every 1F focusing on Vcom. However, if abnormalities, such as failure of an active element, occur, it will be set to the level toward which it inclined to Vcom, DC component will continue being impressed to liquid crystal, and damages, such as turbulence of orientation, will produce pixel potential.

[0017] In view of this point, by this invention, as shown in drawing 1, the real pixel 3 was surrounded, the dummy pixel 5 is arranged, and the failure and destruction of an active element which are included in an internal real pixel by the electrostatic stress from the outside etc. are prevented. However, the probability for failure to arise by electrostatic stress about a dummy pixel becomes high, and with the conventional configuration, DC component will be impressed through a pixel electrode, and when a liquid crystal damage is spread, there is \*\*\*\* which invades into an effective display. In view of this point, by this invention, the configuration of a dummy pixel is made to differ from a real pixel, and that cross-section structure is typically shown in drawing 4. A corresponding reference number is given to the cross-section structure of the real

pixel shown in drawing 2 , and a corresponding part, and an understanding is made easy. A different point is only lacking the pixel electrode. Opening of the contact hole which is open for free passage to the drain field D of a thin film transistor Tr in relation to this is not carried out. It has the retention volume Cs used as the thin film transistor Tr which serves as an active element like a real pixel in respect of others, and its load, and has the drive capacity same in equal circuit. Therefore, also where a pixel electrode is lacked, it has drive capacity equivalent to a real pixel, and a role of a dummy pixel can fully be played. When the active matrix liquid crystal display contains the circumference circuits section, such as a horizontal scanning circuit and a vertical-scanning circuit, the configuration of this dummy pixel will be in the same condition as the circumference circuit section, and will not have a bad influence on liquid crystal. Even when a thin film transistor Tr breaks down by the stress and the noise from the outside temporarily, since the pixel electrode is lacked, there is no \*\*\*\* by which DC component is impressed to liquid crystal 8.

[0018] Drawing 5 is the block diagram showing the second example of the active matrix liquid crystal indicating equipment concerning this invention. This display is equipped with two or more

gate lines X which wired behavior, and two or more signal-line Y which wired seriate so that it may illustrate. Moreover, a pixel field is specified to both intersection in the shape of a matrix. These pixel fields are classified into the central effective display 21 and the central un-effective display of right-and-left both sides. The real pixel 22 is formed in each pixel field belonging to the effective display 21. The real pixel 22 consists of a thin film transistor Tr, a detailed liquid crystal cell LC, and retention volume Cs, and it has the same configuration as the real pixel shown in drawing 1 . That is, the source electrode of a thin film transistor Tr is connected to corresponding signal-line Y, a gate electrode is connected to the corresponding gate line X, and the drain electrode is connected to the pixel electrode located in the end of liquid crystal cell LC.

[0019] The vertical-scanning circuit 23 and the horizontal scanning circuit 24 are formed around the effective viewing area 21 mentioned above. The vertical-scanning circuit 23 makes it flow through the thin film transistor Tr which carried out the vertical scanning of each gate line X one by one, and mentioned it above, and chooses the pixel for a party for every 1 level period. On the other hand, the horizontal scanning circuit 24 scans each signal-line Y sequentially within a 1 level period, samples a video

signal  $V_{sig}$ , and writes a video signal  $V_{sig}$  in the pixel for one selected line by point sequential. It connects with the video line 25 through the level switch HSW, and, specifically, each signal-line Y receives supply of a video signal  $V_{sig}$ . The horizontal scanning circuit 24 carries out the sequential output of a sampling pulse  $\phi$  and its reversal pulse, and samples the liquid crystal signal  $V_{sig}$  which carried out closing motion control and mentioned each level switch HSW above. The video signal  $V_{sig}$  sampled by each signal-line Y is written in the pixel for a party through the thin film transistor  $T_r$  in an ON state. The video signal  $V_{sig}$  which the thin film transistor  $T_r$  would be in the OFF state after that, and was written in is held to the following frame. In addition, in this example, the horizontal scanning circuit 24 is a bidirectional mold, can switch the other hard flow scan to right-hand side on left-hand side from the other forward scan and the right-hand side of a screen from the left-hand side of a screen, and can perform right-and-left inverse video. In addition, drawing 5 expresses the condition of a forward direction horizontal scanning.

[0020] The signal line is classified into real-signal Rhine Y1, Y2, --, YL allotted to the effective display 21 and the dummy signal lines YD1, YD2, YD3, and YD4 allotted to the right-hand side un-effective display as a description

matter of this invention. In addition, four dummy signal lines YD are also allotted to the un-effective display located in the left-hand side of the effective display 21. These dummy signal line crosses the right-and-left termination side of the gate line X. In this example, liquid crystal cell LC is removed from each pixel field belonging to an un-effective display on either side, and the dummy pixel 26 is formed. The configuration of this dummy pixel 26 is the same as that of the dummy pixel shown in drawing 1. In order to identify the real pixel 22 and drive conditions, while leaving a thin film transistor  $T_r$  and retention volume  $C_s$ , the pixel electrode is removed in order to prevent the impression of DC component to liquid crystal. In addition, the horizontal scanning circuit 24 mentioned above scans not only real-signal Rhine but a dummy signal line. However, in the forward direction horizontal scanning of illustration, only the central effective display 21 and a right-hand side un-effective display are driven, and a left-hand side un-effective display is temporarily set to a idle state of operation. That is, the horizontal scanning circuit 24 performs a horizontal scanning to the sampling timing overlapped over two or more (this example 4) to real-signal Rhine Y1, Y2, --, YL. Furthermore, a horizontal scanning is continuously added to the overlapped same sampling timing also to the dummy

signal lines YD1, YD2, YD3, and YD4. In this case, the dummy signal line is wired by the number by which a horizontal scanning is carried out to coincidence to the sampling timing overlapped at least. That is, in this example, the dummy signal line is prepared four one side at least. If explanation is added still more concretely, the horizontal scanning circuit 24 is a sampling pulse  $\phi_1$ ,  $\phi_2$ , ...,  $\phi_L$  to the level switch HSW connected to real-signal Rhine Y1, Y2, ..., YL. The sequential output of the reversal pulse is carried out. Furthermore, sequential impression of sampling pulse  $\phi_{D1}$ ,  $\phi_{D2}$ ,  $\phi_{D3}$ ,  $\phi_{D4}$ , and its reversal pulse is continuously carried out to the level switch HSW connected to the dummy signal lines YD1, YD2, YD3, and YD4. In this example, since the transmission gate which consists of CMOS as a level switch HSW is used, the reversal pulse is also impressed.

[0021] Next, with reference to drawing 6, actuation of the active matrix liquid crystal display shown in drawing 5 is explained to a detail. As shown in the timing chart of drawing, a sampling pulse is outputted to the sampling timing overlapped over four duties to real-signal Rhine, and the horizontal scanning (real scan) to the effective display 21 is performed. in order to make an understanding easy in a timing chart -- the last real sampling pulse  $\phi_L$  up to -- only five pieces are shown. At this

example, it is sampling pulse  $\phi_L$ . After starting, dummy sampling pulse  $\phi_{D1}$ ,  $\phi_{D2}$ ,  $\phi_{D3}$ , and  $\phi_{D4}$  are serially outputted to the timing which was followed and was overlapped also to the dummy signal line, and the horizontal scanning (dummy scan) of a right-hand side un-effective display is performed. Thus, if a sampling pulse  $\phi$  is serially outputted to the overlapped timing, the potential shake of the gate line X will arise by capacity coupling produced in the intersection of the gate line X and signal-line Y. In order to continue receiving capacity coupling according to the standup of each sampling pulse  $\phi$ , the potential of the gate line X will continue shaking until last dummy sampling pulse  $\phi_{D4}$  starts. Since it stops receiving capacity coupling after last dummy sampling pulse  $\phi_{D4}$  starts, the potential of the gate line X is decreased toward touch-down level.

[0022] On the other hand, when each sampling pulse  $\phi$  falls, the level switch HSW shifts to an OFF state from an ON state. When HSW closes, the potential shake of a gate line will jump into each signal-line Y conversely by capacity coupling mentioned above. Consequently, if attenuation is started after the potential shake of the gate line X is subsided, this will affect the potential of signal-line Y through capacity coupling, and will decline too. They are potential VL-4 of real-signal Rhine, VL-3, VL-2,

VL-1, and VL so that I may be understood from the timing chart of drawing 6. If it attaches, since corresponding HSW is already an OFF state, attenuation is begun all at once [ after the potential shake of a gate line is subsided ], and, finally a voltage drop arises only for  $\Delta V_0$  minute. Therefore, to no real-signal Rhine, since the amount of [  $\Delta V_0$  ] voltage drop is equal, the nonuniformity of display concentration is produced. On the other hand, after the potential shake of a gate line is subsided, for example about the first dummy signal line YD1, dummy sampling pulse  $\phi D1$  which is delayed by one clock and corresponds falls. Since the potential VD1 of the dummy signal line YD1 starts attenuation synchronizing with this falling time, the amount of [  $\Delta V_1$  ] final voltage drop becomes smaller than  $\Delta V_0$ . Similarly, since the potential VD2 of the second dummy signal line YD2 is delayed by further 1 clock and starts attenuation, the amount of [  $\Delta V_2$  ] final voltage drop becomes still smaller. Thus, the voltage drops of a dummy signal line differ, respectively, and display concentration will be changed. However, since a dummy signal line is located in an un-effective display, it does not affect an actual image. The horizontal scanning circuit 24 is performing the horizontal scanning to the appearance explained above by 4 more pixels rather than the effective display 21

at the excess. Moreover, the dummy signal line is prepared by four in the same array as the effective display 21 including HSW. By preparing four of this dummy signal line, even if it passes over the effective display 21, the potential shake of a gate line is continued like 4 more pixels. For this reason, the shake of the signal line contained in the effective display 21 does not change rapidly by the trailer. Although the horizontal scanning of the four signal lines was carried out to coincidence in this example, when carrying out the coincidence scan of the signal line of N book generally, a dummy signal line should just be more than N book.

[0023] Actuation of the left-hand side un-effective display in the hibernation finally shown in drawing 5 with reference to drawing 7 is explained. Since [ which was mentioned above ] a sampling pulse is not supplied to a left-hand side un-effective display from the horizontal scanning circuit 24 like, the potential of the level through the video line 25 is held by four dummy signal lines YD. On the other hand, since a gate pulse is outputted one by one from the vertical-scanning circuit 23, the thin film transistor  $T_r$  which constitutes the dummy pixel 26 will latch the signal level currently held. Temporarily, supposing the pixel electrode is connected to the thin film transistor  $T_r$ , image quality will be confused, when DC component will be

impressed to liquid crystal, turbulence of orientation etc. arises and the effective display 21 is attained to. In view of this point, by this invention, the pixel electrode is removed from the dummy pixel 26, and DC component is made to be impressed to liquid crystal.

[0024]

[Effect of the Invention] The dummy pixel which an active element is formed in each pixel field which belongs to an un-effective display while the real pixel which a pixel electrode and the active element which drives this are formed in the pixel field of each which belongs to an effective display like according to this invention explained above, and contributes to a display is constituted where a pixel electrode is lacked, and does not contribute to a display is constituted. It is effective in DC component not being impressed to liquid crystal, but being able to prevent turbulence of image quality by this configuration, even when the active element of a dummy pixel receives damage by the electric stress and the electric noise from the outside. Or even when actuation of a dummy pixel is temporarily suspended according to drive conditions etc., since DC component is not impressed to liquid crystal, it is effective in the ability to prevent turbulence of the image quality which attains to an effective display. The above enables it to improve sharply the

manufacture yield of an active matrix liquid crystal display.

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the typical representative circuit schematic showing the first example of the active matrix liquid crystal display concerning this invention.

[Drawing 2] It is the typical sectional view showing the structure of the real pixel contained in the first example.

[Drawing 3] It is the wave form chart with which explanation of the first example of operation is presented.

[Drawing 4] It is the typical sectional view showing the structure of the dummy pixel contained in the first example.

[Drawing 5] It is the typical circuit block diagram showing the second example of the active matrix liquid crystal indicating equipment concerning this invention.

[Drawing 6] It is the timing chart with which explanation of the second example of operation is presented.

[Drawing 7] It is the timing chart with which explanation of the second example of operation is similarly presented.

[Drawing 8] It is the typical representative circuit schematic showing an example of the conventional active matrix liquid crystal display.

[Drawing 9] It is the typical top view with which technical-problem explanation of

the conventional example shown in drawing 8 is presented.

[Drawing 10] It is the typical top view showing other examples of the conventional active matrix liquid crystal display.

[Drawing 11] It is the typical top view showing other same examples.

[Description of Notations]

- 1 Effective Display
- 2 Un-Effective Display
- 3 Real Pixel
- 4 Counterelectrode (Auxiliary Rhine)
- 5 Dummy Pixel
- 6 Drive Substrate
- 7 Opposite Substrate
- 8 Liquid Crystal
- 14 Pixel Electrode
- X Gate line
- Y Signal line
- Tr Thin film transistor (active element)
- LC Liquid crystal cell
- Cs Retention volume



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-333654

(43) 公開日 平成7年(1995)12月22日

(51) Int.Cl.<sup>9</sup>

G 0 2 F 1/136

G 0 9 G 3/36

識別記号

5 0 0

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 4 F D (全 8 頁)

(21) 出願番号 特願平6-152710

(22) 出願日 平成6年(1994)6月10日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 中山 佳子

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 前川 敏一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

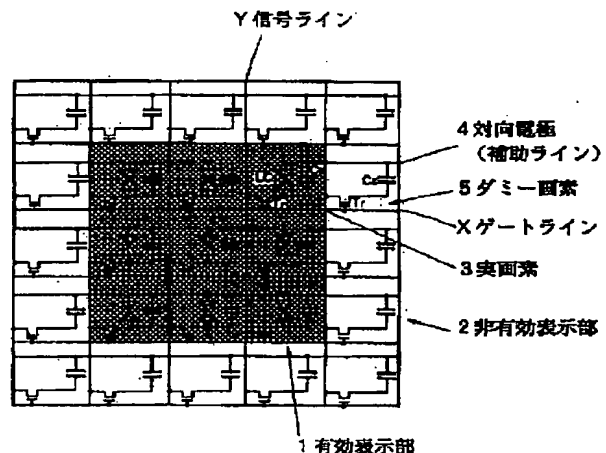
(74) 代理人 弁理士 鈴木 晴敏

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【目的】 ダミー画素に含まれる液晶にDC成分が印加される事を防止する。

【構成】 アクティブマトリクス型液晶表示装置は駆動基板と対向基板と両者の間に保持された液晶とを備えたパネル構造を有し、平面的に見て外部から視認可能な有効表示部1と外部から遮閉された周辺の非有効表示部2とを有する。駆動基板は有効表示部1と非有効表示部2の両方に渡って行状のゲートラインX及び列状の信号ラインYを備え、両者の各交差部に画素領域を規定する。有効表示部1に属する個々の画素領域には画素電極とこれを駆動する薄膜トランジスタT<sub>r</sub>とが形成され表示に寄与する実画素3を構成する。一方、非有効表示部2に属する個々の画素領域には画素電極を欠いた状態で薄膜トランジスタT<sub>r</sub>が形成され表示に寄与しないダミー画素5を構成する。



## 【特許請求の範囲】

【請求項 1】 駆動基板と対向基板と両者の間に保持された液晶とを備えたパネル構造を有し、外部から視認可能な有効表示部と外部から遮閉された周辺の非有効表示部とを有するアクティブマトリクス型液晶表示装置であって、

前記駆動基板は有効表示部と非有効表示部の両方に渡って行状のゲートライン及び列状の信号ラインを備え両者の各交差部に画素領域を規定するとともに、

有効表示部に属する個々の画素領域には画素電極とこれを駆動する能動素子とが形成され表示に寄与する実画素を構成する一方、

非有効表示部に属する個々の画素領域には画素電極を欠いた状態で能動素子が形成され表示に寄与しないダミー画素を構成する事を特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】 前記能動素子はゲート電極、ソース電極及びドレイン電極を備えた薄膜トランジスタからなり、実画素ではゲート電極がゲートラインに接続され、ソース電極が信号ラインに接続され、ドレイン電極が画素電極に接続される一方、ダミー画素ではゲート電極がゲートラインに接続され、ソース電極が信号ラインに接続され、ドレイン電極がオープン状態にある事を特徴とする請求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 3】 前記非有効表示部は中央に位置する有効表示部を囲む様に上下左右四方向に設けられ、ダミー画素は少なくとも外部の静電ストレスから内部の実画素を保護する機能を有する事を特徴とする請求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 4】 前記非有効表示部は少なくとも有効表示部の左右両側に設けられ、ダミー画素は少なくとも実画素の動作の不均一化を防止する機能を有する事を特徴とする請求項 1 記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明はアクティブマトリクス型の液晶表示装置に関する。より詳しくは、表示に寄与する実画素に加えて設けられたダミー画素の構造に関する。

## 【0002】

【従来の技術】図 8 を参照して従来のアクティブマトリクス型液晶表示装置の構成を簡潔に説明する。この型の表示装置は駆動基板と対向基板と両者の間に保持された液晶とを備えたパネル構造を有する。パネル構造は平面的に見て、外部から視認可能な中央の有効表示部 101 と、外部から遮閉された周辺の非有効表示部 102 とに分かれている。図では理解を容易にする為、有効表示部 101 に薄く網掛けを付けている。駆動基板は有効表示部 101 と非有効表示部 102 の両方に渡って行状のゲ

ートライン X 及び列状の信号ライン Y を備えており、両者の各交差部に画素領域を規定する。図では模式的に、有効表示部 101 に 9 個の画素領域が含まれ、非有効表示部 102 に 16 個の画素領域が含まれている。有効表示部 101 に属する個々の画素領域には画素電極とこれを駆動する能動素子とが形成され、表示に寄与する実画素 103 を構成する。この例では能動素子が薄膜トランジスタ Tr からなる。画素電極と対向基板側に形成された対向電極 104 との間に微小な液晶セル LC が設けられる。この液晶セル LC と並列に保持容量 Cs も形成されている。

【0003】非有効表示部 102 に属する個々の画素領域にも同様に画素電極と能動素子が形成され、表示に寄与しないダミー画素 105 を構成する。図示する様に、ダミー画素 105 は実画素 103 と同一の構成を有しており、薄膜トランジスタ Tr、液晶セル LC、保持容量 Cs を備えている。以上の説明から理解される様に、一般にアクティブマトリクス型液晶表示装置においては総画素数と有効画素数（実画素数）が異なる。つまり、有効表示部の周辺に表示されない画素が存在し、上述した様にダミー画素と呼ばれている。このダミー画素の役割として先ずダメージ対策が挙げられる。アクティブマトリクス型液晶表示装置では個々の画素領域に薄膜トランジスタ等の能動素子が設けられ、これを開閉制御して液晶セルを駆動するものである。即ち、実際には数十万個～数百万個に及ぶ画素の個数だけ薄膜トランジスタ等の能動素子が存在している為、欠陥画素の皆無な液晶表示装置を作成する事はプロセス上極めて困難である。欠陥画素の原因としては、静電気やプロセス上のダメージあるいはノイズによる薄膜トランジスタ故障が挙げられ、特にパネル構造の周辺部分で欠陥が多発している。そこで、有効表示部の周辺にダミー画素を設け外部からの静電気ストレス等を吸収し、内部に欠陥画素を作らない対策がとられている。

【0004】ダミー画素は画質向上対策としても採用されている。信号ラインは薄膜トランジスタの充放電に起因してカップリングを受ける事があり電位揺れが生じる。この電位揺れが一水平期間中均一でない為、画質が悪くなってしまう。例えば、複数の信号ラインを同時に選択しながら順次シフトする方法では、画面の水平走査方向終端部に帯状欠陥が発生する。この帯状欠陥は水平走査の終端側でサンプリングパルスのオーバーラッピングが解除され、駆動条件が他の正常な部分と異なるという事に起因する。そこで、薄膜トランジスタの充放電電流に起因する信号ラインの電位揺れを均一化する為、水平走査方向終端部でさらにダミー画素を数個駆動させて画質向上を図っている。

## 【0005】

【発明が解決しようとする課題】図 9 に示す様に、中央の有効表示部 101 には実画素 103 が集積形成されて

おり、周辺の非有効表示部102にはダミー画素105が集積形成されている。従来、実画素103とダミー画素105は同一の構成を有しており、能動素子や画素電極を含んでいる。なお、非有効表示部102に含まれるダミー画素105はブラックマスク等で外部から遮断されている。外部から加わる静電ダメージ等は全て周辺のダミー画素105により吸収され、内部の実画素103の故障を防止している。しかしながら、非有効表示部102に生じた欠陥画素106はその画素電位が不安定な状態になり、液晶セルにDC成分が印加される。これにより液晶がダメージを受ける事が多い。液晶にDC成分等が持続的に印加されるとダメージ部分107が欠陥画素106の領域を超えて周辺に拡大し、有効表示部101に侵入する場合があります、画質を損なっているのが実状である。

【0006】図10を参照して他の解決すべき課題を説明する。前述した様に、ダミー画素は信号ラインの電位揺れに起因する帯状欠陥を抑制する為にも用いられており、図10にその例を示している。即ち、中央有効表示部201の両端に、左側非有効表示部202及び右側非有効表示部203を設け、夫々ダミー画素を配置している。この例では液晶表示装置が左右反転表示可能な構成を有しており、水平走査が左右双方向に行なわれる為、中央有効表示部201の両側に非有効表示部202、203を設けている。図示する様に、正転表示では左側から右側に向かって水平走査が行なわれ、実際の動作範囲は中央有効表示部201から右側非有効表示部203を含む。左方水平走査の終端部にダミー画素が位置する為従来問題となっていた帯状欠陥を除去できる。しかしながら、左側非有効表示部202は動作範囲から除かれる為、画素電位が不安定になる。これにより液晶の配向等が乱れ、ダメージ部204が周辺に拡大し、中央有効表示部201にまで侵入するという課題がある。

【0007】図11は、図10と逆に左右反転表示を行なった場合を表わしている。この時には水平走査が右側から左側に向かって行なわれ、動作範囲には中央有効表示部201と左側非有効表示部202が含まれ、右側非有効表示部203は動作範囲から除かれる。従って、右側非有効表示部203に含まれるダミー画素も不安定な状態になり、液晶の配向等が乱れダメージ部204が中央有効表示部201に侵入して画質を損なう。

#### 【0008】

【課題を解決するための手段】上述した従来の技術の課題に鑑み、本発明はダミー画素の故障あるいは一時的な動作停止に伴う液晶のダメージを防止する事を目的とする。かかる目的を達成する為に以下の手段を講じた。即ち、本発明にかかるアクティブマトリクス型液晶表示装置は基本的な構成として、駆動基板と対向基板と両者の間に保持された液晶とを備えたパネル構造を有し、外部から視認可能な有効表示部と外部から遮断された周辺

の非有効表示部とを有する。前記駆動基板は有効表示部と非有効表示部の両方に渡って行状のゲートライン及び列状の信号ラインを備え、両者の各交差部に画素領域を規定する。本発明の特徴事項として、有効表示部に属する個々の画素領域には画素電極とこれを駆動する能動素子とが形成され表示に寄与する実画素を構成する一方、非有効表示部に属する個々の画素領域には画素電極を欠いた状態で能動素子が形成され表示に寄与しないダミー画素を構成する。

10 【0009】具体化された発明では、前記能動素子はゲート電極、ソース電極及びドレイン電極を備えた薄膜トランジスタからなる。実画素に組み込まれた能動素子ではゲート電極がゲートラインに接続され、ソース電極が信号ラインに接続され、ドレイン電極が画素電極に接続される。一方、ダミー画素に組み込まれた能動素子では、ゲート電極がゲートラインに接続され、ソース電極が信号ラインに接続され、ドレイン電極がオープン状態にある。好ましくは、前記非有効表示部は中央に位置する有効表示部を囲む様に上下左右四方向に設けられている。かかる非有効表示部に設けられたダミー画素は少なくとも外部の静電ストレスから内部の実画素を保護する機能を有する。あるいは、前記非有効表示部は少なくとも有効表示部の左右両側に設けられている。かかる非有効表示部に設けられたダミー画素は少なくとも実画素の動作の不均一化を防止する機能を有する。

#### 【0010】

【作用】本発明によれば、実画素には画素電極とこれを駆動する能動素子とが形成される一方、ダミー画素には画素電極を欠いた状態で能動素子のみが形成される。ダミー画素には能動素子が含まれる為、外部から加わる静電ストレスを吸収する事が可能であり、それ自身が故障する代わり内部の実画素に組み込まれた能動素子の静電破壊を未然に防止できる。又、実画素と同様に駆動可能である為、水平走査方向の終端部に位置した場合実画素の動作条件の均一化に寄与できる。即ち、実画素と同等の負荷として機能する。但し、能動素子を備える一方画素電極を欠いている。従って、静電ダメージ等を受けてダミー画素の能動素子が故障した場合、液晶にDC成分等が印加する恐れがなく画質が乱されない。又、駆動条件等によってダミー画素が動作停止状態におかれた場合でも画素電極を欠いている為液晶にDC成分等が印加されず画質を損なう恐れがない。

#### 【0011】

【実施例】以下図面を参照して本発明の好適な実施例を詳細に説明する。図1は本発明にかかるアクティブマトリクス型液晶表示装置の第一実施例を示す模式的な平面図である。本表示装置は駆動基板と対向基板と両者の間に保持された液晶とを備えたパネル構造を有し、平面的に見て外部から視認可能な有効表示部1と、外部からブラックマスク等によって遮断された周辺の非有効表示部

2とを有する。駆動基板は有効表示部1と非有効表示部2の両方に渡って行状のゲートラインX及び列状の信号ラインYを備え、両者の各交差部に画素領域を規定している。模式的な本例では有効表示部1に9個の画素領域が含まれ、非有効表示部2に含まれる16個の画素領域と区別する為に網掛けを付けている。

【0012】有効表示部1に属する個々の画素領域には画素電極とこれを駆動する能動素子とが形成され、表示に寄与する実画素3を構成する。本例では能動素子がゲート電極、ソース電極及びドレイン電極を備えた薄膜トランジスタTrからなる。又画素電極は対向基板上に形成された対向電極4との間に液晶を保持して微小な液晶セルLCを構成する。加えて本例では液晶セルLCと並列に保持容量Csも形成されている。薄膜トランジスタTrのゲート電極はゲートラインXに接続され、ソース電極は信号ラインYに接続され、ドレイン電極は画素電極に接続される。ドレイン電極はさらに保持容量Csの一方の電極に接続される。保持容量Csの他方の電極は例えば対向電極4と同電位に保持される補助ラインに接続される。図示の等価回路上では対向電極4と補助ラインを模式的に同一の線で表わしている。但し本発明はこれに限られるものではなく保持容量Csの他方の電極は専用の補助ラインかあるいは前段のゲートラインに接続する様にしても良い。

【0013】一方、非有効表示部2に属する個々の画素領域には画素電極を欠いた状態で能動素子が形成され、表示に寄与しないダミー画素5を構成する。具体的には画素電極を除いて実画素と同一構成であり、薄膜トランジスタTrと保持容量Csとを備えている。画素電極を欠く為微小な液晶セルLCが存在しない点で実画素3と異なる。但しダミー画素5に組み込まれた薄膜トランジスタTrは実画素3に組み込まれた薄膜トランジスタTrと同様に駆動される。即ち、ダミー画素の薄膜トランジスタTrはゲート電極がゲートラインXに接続され、ソース電極が信号ラインYに接続され、ドレイン電極のみがオープン状態にある。

【0014】本実施例では非有効表示部2は中央に位置する有効表示部1を囲む様に上下左右四方向に設けられ、ダミー画素5は少なくとも外部の静電ストレスから内部の実画素3を保護する機能を有する。

【0015】図2は1個の実画素3の模式的な断面構造を表わしている。図示する様に、下側の駆動基板6と上側の対向基板7との間に液晶8が保持されたパネル構造を有する。対向基板7の内表面には対向電極4が全面的に形成されている。一方駆動基板6の内表面には薄膜トランジスタTrと保持容量Csとが形成されている。薄膜トランジスタTrは多結晶シリコン等からなる半導体薄膜9を素子領域としており、その上にゲート絶縁膜10を介してゲート電極Gが所定の形状にパタニング形成されている。なおゲート電極GはゲートラインX（図示

せず）に接続している。又、半導体薄膜9の上にはゲート絶縁膜10を介して追加の電極11も形成されており、前述した保持容量Csを構成する。なお追加の電極11は補助ライン（図示せず）に接続されている。かかる構成を有する薄膜トランジスタTr及び保持容量Csは第一層間絶縁膜12により被覆されている。その上には信号ラインYがパタニング形成されており、コンタクトホールを介して薄膜トランジスタTrのソース領域Sに接続している。信号ラインYの表面は第二層間絶縁膜13により被覆され、その上に画素電極14がパタニング形成される。画素電極14はITO等の透明導電膜からなり、薄膜トランジスタTrのドレイン領域Dにコンタクトホールを介して電気接続している。画素電極14と対向電極4との間に保持された液晶8により上述した微小な液晶セルLCが形成される。

【0016】図3は図1に示したアクティブマトリクス型液晶表示装置の動作説明に供する波形図である。本表示装置はフィールド反転駆動を採用している。即ち、外部から供給される映像信号は1フィールド（1F）毎に極性が反転しており、これをサンプリングした信号ラインの電位も、1F毎に対向電極電位Vcomを中心として極性が反転している。これと同期してゲートラインYには1F毎にゲートパルスが印加され、能動素子である薄膜トランジスタTrが開閉制御され、信号ラインにサンプリングホールドされた映像信号を画素電極に書き込む。従って、能動素子が正常に動作する限り実画素の液晶セルに印加される電位（以下画素電位という）はVcomを中心にして1F毎に極性が切り換わる。しかしながら能動素子の故障等異常が発生すると、画素電位はVcomに対して偏ったレベルとなり、DC成分が液晶に印加され続け、配向の乱れ等ダメージが生じる。

【0017】この点に鑑み、本発明では図1に示す様に実画素3を囲んでダミー画素5を配置しており、外部からの静電ストレス等により内部の実画素に含まれる能動素子の故障や破壊を防いでいる。しかしながら、ダミー画素については静電ストレスにより故障の生じる確率が高くなり、従来の構成では画素電極を介してDC成分が印加される事になり、液晶ダメージが拡散した場合有効表示部に侵入する恐れがある。この点に鑑み本発明ではダミー画素の構成を実画素と異なる様にしており、図4にその断面構造を模式的に示す。図2に示した実画素の断面構造と対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は画素電極を欠いている事だけである。これと関連して薄膜トランジスタTrのドレイン領域Dに連通するコンタクトホールも開口されていない。その他の点では実画素と同様に能動素子となる薄膜トランジスタTrとその負荷となる保持容量Csを備えており、等価回路的に同一の駆動能力を備えている。従って、画素電極を欠いた状態でも実画素と同等の駆動能力を備えておりダミー画素としての役割を十分

7

に果たす事ができる。アクティブマトリクス型液晶表示装置が水平走査回路や垂直走査回路等周辺回路部を含んでいる場合には、このダミー画素の構成は周辺回路部と同様の状態となり液晶に悪影響を及ぼす事がない。仮に外部からのストレスやノイズにより薄膜トランジスタ $T_r$ が故障した場合でも、画素電極を欠いている為液晶8にDC成分が印加される惧れがない。

【0018】図5は本発明にかかるアクティブマトリクス型液晶表示装置の第二実施例を示すブロック図である。図示する様に、本表示装置は行状に配線した複数のゲートライン $X$ と列状に配線した複数の信号ライン $Y$ とを備えている。又、両者の交差部には画素領域が行列状に規定される。これらの画素領域は中央の有効表示部21とその左右両側の非有効表示部とに区分されている。有効表示部21に属する個々の画素領域には実画素22が設けられている。実画素22は薄膜トランジスタ $T_r$ と微細な液晶セル $L_C$ と保持容量 $C_s$ とからなり、図1に示した実画素と同一の構成を有する。即ち、薄膜トランジスタ $T_r$ のソース電極は対応する信号ライン $Y$ に接続され、ゲート電極は対応するゲートライン $X$ に接続され、ドレイン電極は液晶セル $L_C$ の一端に位置する画素電極に接続されている。

【0019】上述した有効表示領域21の周辺に垂直走査回路23及び水平走査回路24が設けられている。垂直走査回路23は各ゲートライン $X$ を順次垂直走査し前述した薄膜トランジスタ $T_r$ を導通させて一水平期間毎に一行分の画素を選択する。一方水平走査回路24は一水平期間内で各信号ライン $Y$ を順次走査し映像信号 $V_{sig}$ をサンプリングして、選択された1行分の画素に点順次で映像信号 $V_{sig}$ を書き込む。具体的には、個々の信号ライン $Y$ は水平スイッチ $H_{SW}$ を介してビデオライン25に接続され映像信号 $V_{sig}$ の供給を受ける。水平走査回路24はサンプリングパルス $\phi$ 及びその反転パルスを順次出力して個々の水平スイッチ $H_{SW}$ を開閉制御し前述した液晶信号 $V_{sig}$ のサンプリングを行なう。各信号ライン $Y$ にサンプリングされた映像信号 $V_{sig}$ はオン状態にある薄膜トランジスタ $T_r$ を介して一行分の画素に書き込まれる。その後薄膜トランジスタ $T_r$ がオフ状態となり書き込まれた映像信号 $V_{sig}$ が次のフレームまで保持される。なお、本実施例では水平走査回路24は双方向型であり、画面の左側から右側に向う順方向走査と、画面の右側から左側に向う逆方向走査を切り換え可能であり、左右反転表示を行なう事ができる。なお図5は、順方向水平走査の状態を表わしている。

【0020】本発明の特徴事項として、信号ラインは有効表示部21に配された実信号ライン $Y_1, Y_2, \dots, Y_L$ と、右側の非有効表示部に配されたダミー信号ライン $YD_1, YD_2, YD_3, YD_4$ とに区分されている。加えて、有効表示部21の左側に位置する非有効表

8

示部にも4本のダミー信号ライン $YD$ が配されている。これらダミー信号ラインはゲートライン $X$ の左右終端側と交差している。本実施例では、左右の非有効表示部に属する個々の画素領域から液晶セル $L_C$ が除かれており、ダミー画素26が形成される。このダミー画素26の構成は図1に示したダミー画素と同様である。実画素22と駆動条件を同一化する為、薄膜トランジスタ $T_r$ 及び保持容量 $C_s$ を残す一方、液晶に対するDC成分の印加を防止する為画素電極を除いている。なお、上述した水平走査回路24は実信号ラインのみならずダミー信号ラインも走査する。但し、図示の順方向水平走査では、中央の有効表示部21と右側の非有効表示部のみを駆動し、左側の非有効表示部は一時的に動作停止状態におかれる。即ち、水平走査回路24は実信号ライン $Y_1, Y_2, \dots, Y_L$ に対し複数本（本例では4本）に渡ってオーバーラップしたサンプリングタイミングで水平走査を行なう。さらに連続してダミー信号ライン $YD_1, YD_2, YD_3, YD_4$ に対しても同一のオーバーラップしたサンプリングタイミングで水平走査を追加する。この場合、ダミー信号ラインは少なくともオーバーラップしたサンプリングタイミングで同時に水平走査される本数分だけ配線されている。即ち、本実施例ではダミー信号ラインは少なくとも片側4本設けられている。さらに具体的に説明を加えると、水平走査回路24は実信号ライン $Y_1, Y_2, \dots, Y_L$ に接続された水平スイッチ $H_{SW}$ に対してサンプリングパルス $\phi_1, \phi_2, \dots, \phi_L$ とその反転パルスを順次出力する。さらに連続して、ダミー信号ライン $YD_1, YD_2, YD_3, YD_4$ に接続された水平スイッチ $H_{SW}$ に対して、サンプリングパルス $\phi_{D1}, \phi_{D2}, \phi_{D3}, \phi_{D4}$ とその反転パルスを順次印加する。本例では水平スイッチ $H_{SW}$ としてCMOSからなるトランスミッションゲートを用いている為反転パルスも印加している。

【0021】次に図6を参照して、図5に示したアクティブマトリクス型液晶表示装置の動作を詳細に説明する。図のタイミングチャートに示す様に、実信号ラインに対し4本分に渡ってオーバーラップしたサンプリングタイミングでサンプリングパルスが出力され有効表示部21に対する水平走査（実走査）が行なわれる。タイミングチャートでは理解を容易にする為、最終の実サンプリングパルス $\phi_L$ まで5個分のみを示している。本実施例では、サンプリングパルス $\phi_L$ が立ち上がった後続いてダミー信号ラインに対してもオーバーラップしたタイミングで逐次ダミーサンプリングパルス $\phi_{D1}, \phi_{D2}, \phi_{D3}, \phi_{D4}$ を出力し、右側非有効表示部の水平走査（ダミー走査）を行なう。この様にオーバーラップしたタイミングで逐次サンプリングパルス $\phi$ を出力すると、ゲートライン $X$ と信号ライン $Y$ との交差部に生じる容量カップリングによって、ゲートライン $X$ の電位揺れが生じる。各サンプリングパルス $\phi$ の立ち上がりに応じて容量カッ

プリングを受け続ける為、ゲートラインXの電位は最終のダミーサンプリングパルス $\phi_{D4}$ が立ち上がるまで揺れ続ける事になる。最後のダミーサンプリングパルス $\phi_{D4}$ が立ち上がった後は容量カップリングを受けなくなる為ゲートラインXの電位は接地レベルに向って減衰していく。

【0022】一方、各サンプリングパルス $\phi$ が立ち下がった時点で水平スイッチHSWがオン状態からオフ状態に移行する。HSWが閉じると、前述した容量カップリングにより逆にゲートラインの電位揺れが各信号ラインYに飛び込む事になる。この結果、ゲートラインXの電位揺れが治まった後減衰を開始すると、これが容量カップリングを通じて信号ラインYの電位に影響を及ぼしやはり減衰する。図6のタイミングチャートから理解される様に、実信号ラインの電位 $V_{L-4}$ 、 $V_{L-3}$ 、 $V_{L-2}$ 、 $V_{L-1}$ 、 $V_L$ については対応するHSWが既にオフ状態である為、ゲートラインの電位揺れが治まった後一斉に減衰を始め最終的に $\Delta V_0$ 分だけ電圧降下が生じる。従って、全ての実信号ラインに対して電圧降下分 $\Delta V_0$ が等しい為表示濃度のムラは生じない。これに対し、例えば第一番目のダミー信号ラインYD1についてはゲートラインの電位揺れが治まった後、1クロック分だけ遅延して対応するダミーサンプリングパルス $\phi_{D1}$ が立ち下がる。この立ち下がり時点で同期してダミー信号ラインYD1の電位 $V_{D1}$ が減衰を開始するので、最終的な電圧降下分 $\Delta V_1$ は $\Delta V_0$ より小さくなる。同様に、第二番目のダミー信号ラインYD2の電位 $V_{D2}$ はさらに1クロック分遅延して減衰を開始するので最終的な電圧降下分 $\Delta V_2$ はさらに小さくなる。この様にダミー信号ラインの電圧降下は夫々異なっており表示濃度が変動する事になる。しかしながら、ダミー信号ラインは非有効表示部に位置する為実際の画像に影響を及ぼす事がない。以上説明した様に、水平走査回路24は有効表示部21よりもさらに4画素分余分に水平走査を行なっている。又、HSWを含め有効表示部21と同じ配列でダミー信号ラインを4本分設けている。このダミー信号ラインを4本設ける事により、有効表示部21を過ぎてもゲートラインの電位揺れはさらに4画素分同様に続行する。この為、有効表示部21に含まれる信号ラインの揺れは終端部で急激に変化する事がない。本実施例では4本の信号ラインを同時に水平走査したが、一般にN本の信号ラインを同時走査する場合ダミー信号ラインはN本以上であれば良い。

【0023】最後に図7を参照して、図5に示した休止状態にある左側非有効表示部の動作を説明する。前述した様に左側の非有効表示部には水平走査回路24からサンプリングパルスが供給されない為、4本のダミー信号ラインYDにはビデオライン25を介してあるレベルの電位がホールドされている。一方垂直走査回路23から順次ゲートパルスが出力されるので、ダミー画素26を

構成する薄膜トランジスタ $T_r$ はホールドされている信号レベルをラッチする事になる。仮に、薄膜トランジスタ $T_r$ に画素電極が接続されているとすると、液晶にDC成分が印加される事となり、配向の乱れ等が生じ有効表示部21に及んだ場合画質が乱れる。この点に鑑み、本発明ではダミー画素26から画素電極が除かれており、液晶にDC成分が印加されない様にしている。

#### 【0024】

【発明の効果】以上説明した様に、本発明によれば、有効表示部に属する個々の画素領域には画素電極とこれを駆動する能動素子とが形成され表示に寄与する実画素を構成する一方、非有効表示部に属する個々の画素領域には画素電極を欠いた状態で能動素子が形成され表示に寄与しないダミー画素を構成している。かかる構成により、外部からの電氣的なストレスやノイズによりダミー画素の能動素子が損傷を受けた場合でも液晶にDC成分が印加されず画質の乱れを防止する事ができるという効果がある。あるいは、駆動条件等によりダミー画素の動作が一時的に停止された場合でも、液晶にDC成分が印加されない為有効表示部に及ぶ画質の乱れを防止する事ができるという効果がある。以上により、アクティブマトリクス型液晶表示装置の製造歩留りを大幅に改善する事が可能になる。

#### 【図面の簡単な説明】

【図1】本発明にかかるアクティブマトリクス型液晶表示装置の第一実施例を示す模式的な等価回路図である。

【図2】第一実施例に含まれる実画素の構造を示す模式的な断面図である。

【図3】第一実施例の動作説明に供する波形図である。

【図4】第一実施例に含まれるダミー画素の構造を示す模式的な断面図である。

【図5】本発明にかかるアクティブマトリクス型液晶表示装置の第二実施例を示す模式的な回路ブロック図である。

【図6】第二実施例の動作説明に供するタイミングチャートである。

【図7】同じく第二実施例の動作説明に供するタイミングチャートである。

【図8】従来のアクティブマトリクス型液晶表示装置の一例を示す模式的な等価回路図である。

【図9】図8に示した従来例の課題説明に供する模式的な平面図である。

【図10】従来のアクティブマトリクス型液晶表示装置の他の例を示す模式的な平面図である。

【図11】同じく他の例を示す模式的な平面図である。

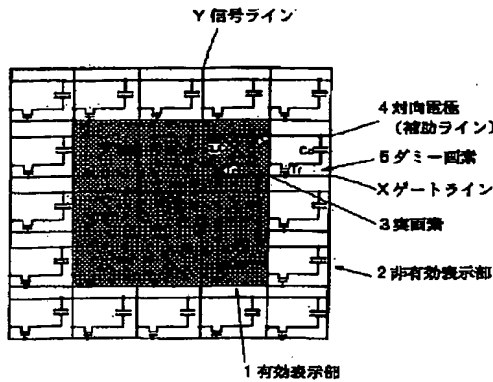
#### 【符号の説明】

- 1 有効表示部
- 2 非有効表示部
- 3 実画素
- 4 対向電極（補助ライン）

11

- 5 ダミー画素  
6 駆動基板  
7 対向基板  
8 液晶  
1 4 画素電極

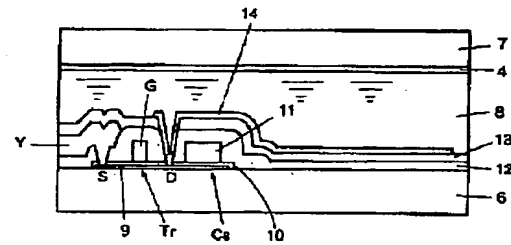
【図 1】



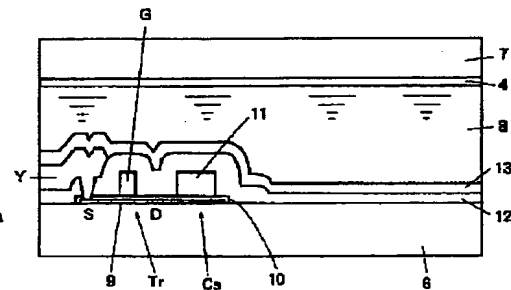
12

- X ゲートライン  
Y 信号ライン  
Tr 薄膜トランジスタ (能動素子)  
LC 液晶セル  
Cs 保持容量

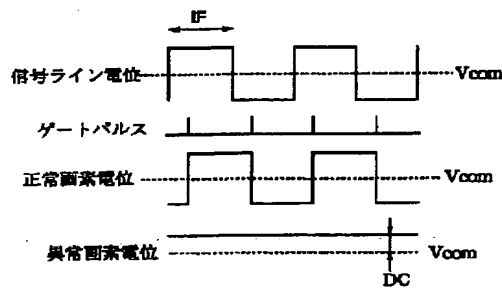
【図 2】



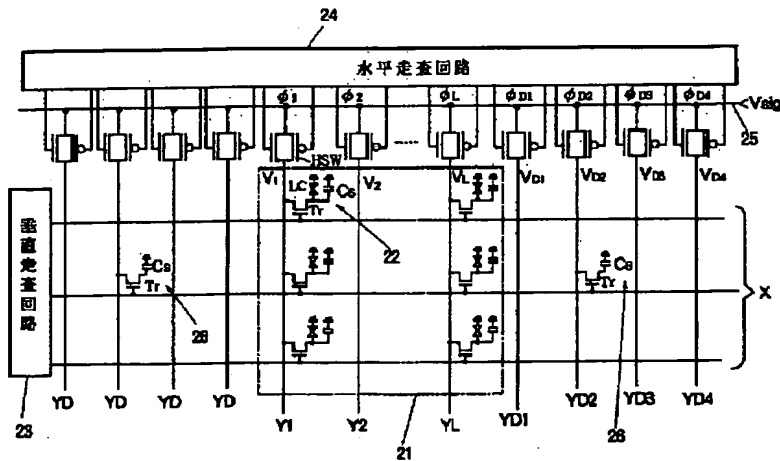
【図 4】



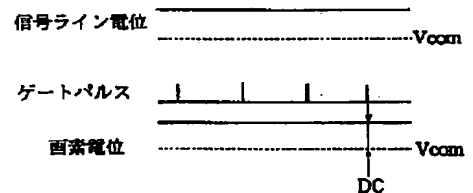
【図 3】



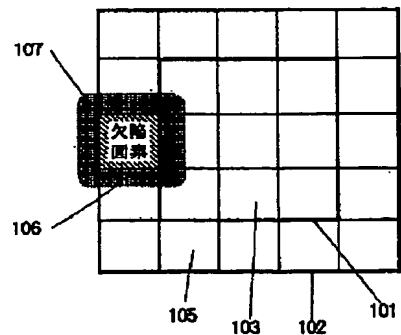
【図 5】



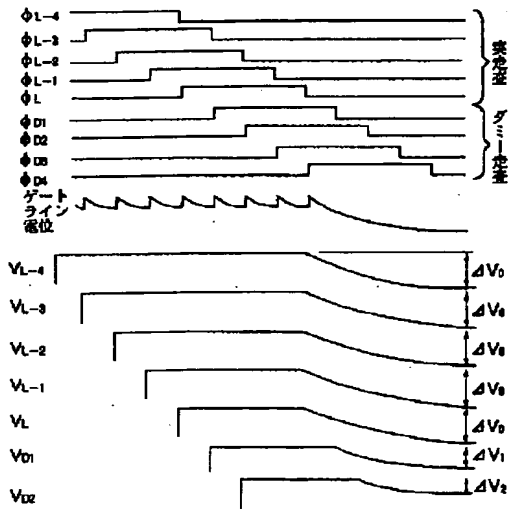
【図 7】



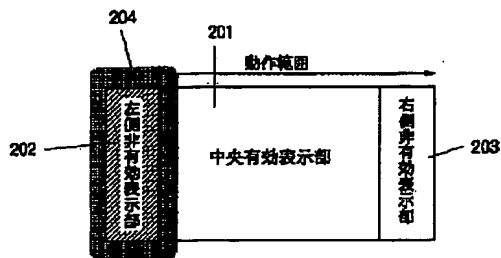
【図 9】



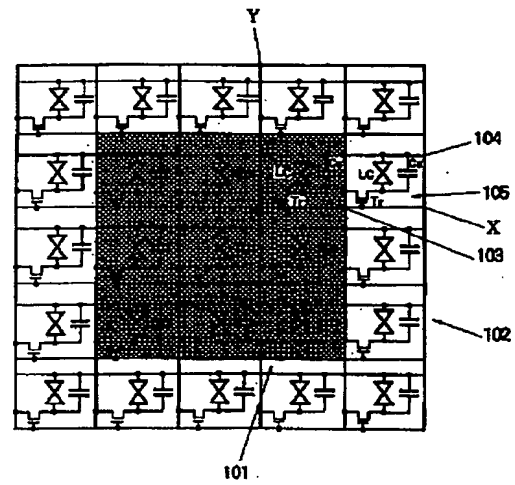
【図6】



【図10】



【図8】



【図11】

